最近のコア数

セグメント	コア数	ノート
Xeon MP	160	Westmere-EX (Xeon E7) 10cores x 2 x 8sockets
	80	10cores x 2 x 4sockets
Xeon DP	24	Westmere-EP (Xeon 56xx) 6cores x 2 x 2sockets
Desktop/Laptop	8	Sandybridge (Core i7) 4cores x 2
Atom	4	Pineview (N570) 2cores x 2
SCC	48	2cores x 24tiles
MIC:Knights Ferry	32	Larrabee

High-end XeonはAPIC ID (8 bits)の限界に近づく

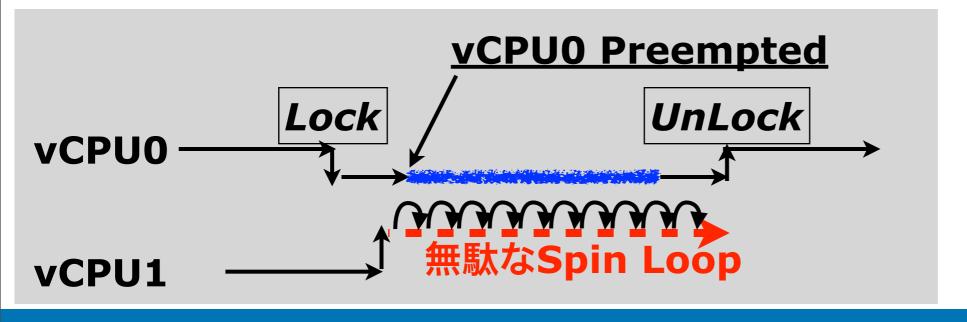




仮想化環境でのスケーラビリティ:

Pause Loop Exiting (PLE)

- ●SMPなゲストVMで、仮想CPUがロックを保持したままプリエ ンプションする可能性 (Lock-holder Preemption)
 - -他の仮想CPUがスピンループ → 無駄な時間 → なくしたい
- ●スピンループをCPUが検出 ⇒ VMExit (PLE)
 - ⇒ 別の仮想CPUをVMMがスケジューリング ⇒ うれしいかも





はかってみた Pause Loop Exitingの測定

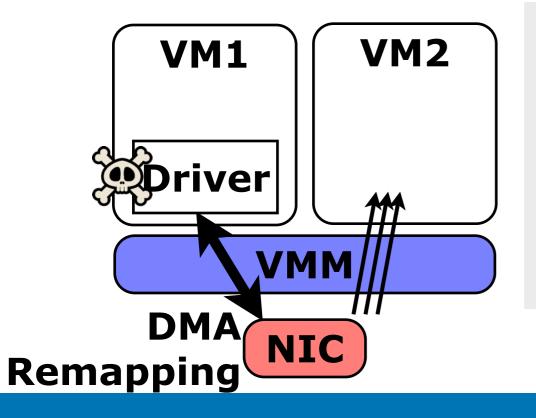
Please WAIT for a while.

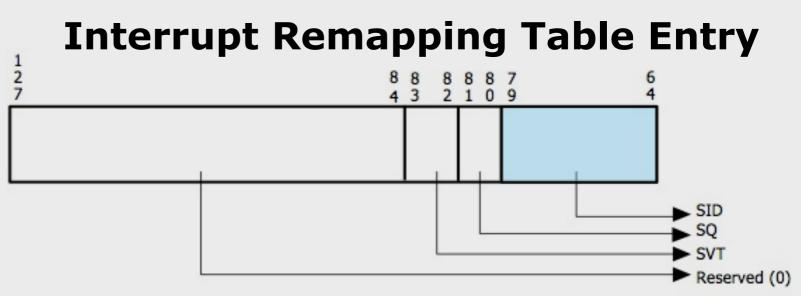


仮想化環境のセキュリティ:

Interrupt Remapping (IR)

- ●MSIなデバイスをパススルーした際に、物理割込みを他ゲストに発生できてしまう
 - -通常は OxFEExxxxxへのDWORD Writeで割込みを通知
- ●デバイスとゲストを紐付けるのがIR ⇒ <u>割込みの隔離</u>





注意: IRは割込みをVMExitなしで直接 ゲストに伝える機能ではない

Single-chip Cloud Computer (SCC)

- ●大規模SMPでキャッシュコヒーレント(MESI/MESIF)の為のトラフィック量が課題
- メッセージパッシングに特化したアーキテクチャを採用-各コアでOSが稼働する

